

STUDIUL CIRCUITELOR LOGICE Partea a II-a

Scopul lucrării

- Înțelegerea principiilor de funcționare a unor circuite logice combinaționale și secvențiale de bază.

Materiale necesare

- 1 generator de semnale de tact
- 2 formatoare de cuvinte logice pe 4 biți
- 4 MUX cu două intrări
- 1 buffer de ieșire
- 2 registre pe 4 biți
- 2 CBB-JK
- 4 porți ȘI cu două intrări
- 2 numărătoare MOD-16
- 2 display LED cu un digit
- placă de interconexiuni
- cabluri de conexiune

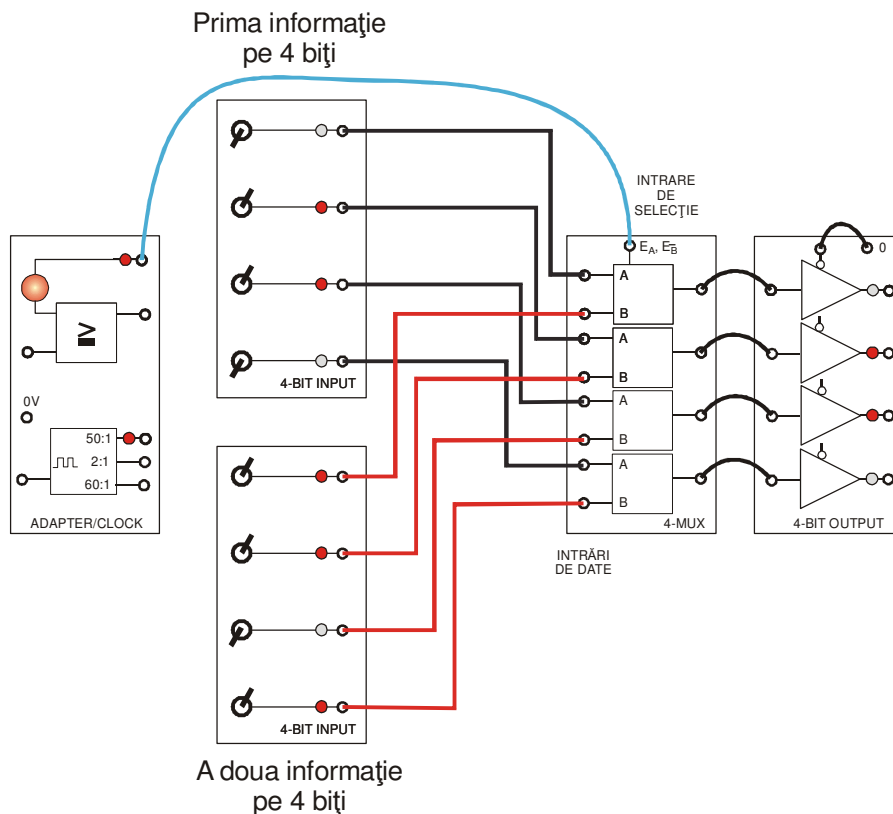
Metodologia efectuării lucrării

(a) Multiplexarea

Se realizează circuitul din figură.

Se formează două informații diferite pe patru biți (nu neapărat cele din figură).

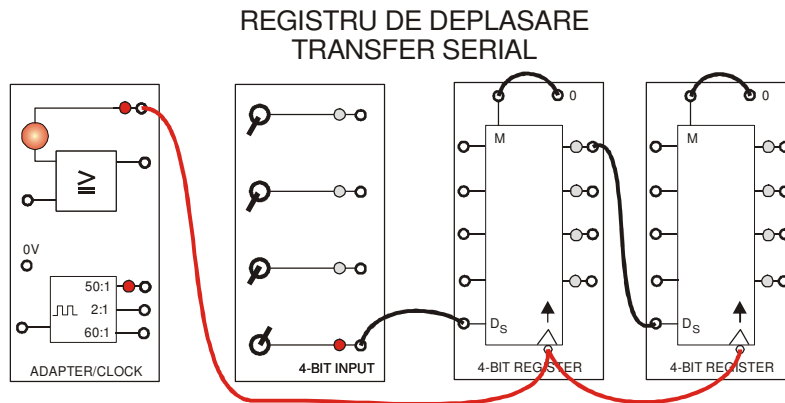
Se aplică, pe rând, un semnal de nivel logic „1” și apoi unul de nivel logic „0” la intrarea de selecție (comună pentru cele patru multiplexoare), se compară informația de la ieșire cu cele de la intrări și se concluzionează.



(b) Transferul de date. Registrul de deplasare.

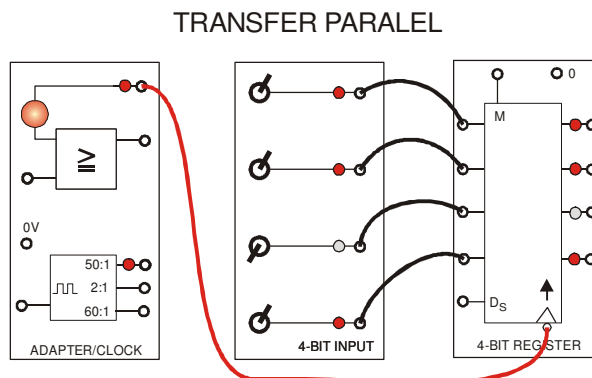
(b₁) Transferul serial.

Se realizează circuitul din figură, care conține două registre de deplasare conectate în cascadă (serie), prin conectarea ieșirii ultimului circuit al primului registru la intrarea serială a celui de al doilea registru. Pentru ca funcționarea regiștrilor în regim serial să fie corectă, bornele M se conectează la „0” logic. Se introduce bit cu bit o informație pe patru biți în primul registru (să spunem 1011). Introducerea se face prin intrarea serială. Procedura de introducere este următoarea: se stabilește nivelul logic al primului bit și se generează manual un semnal de tact. El se va regăsi la ieșirea primului CBB al primului multiplexor. Se procedează în mod similar pentru ceilalți trei biți și apoi se fixează la „0” logic semnalul de intrare. Se generează succesiv patru semnale de tact și se observă evoluția informației. Se notează și se comentează cele observate.

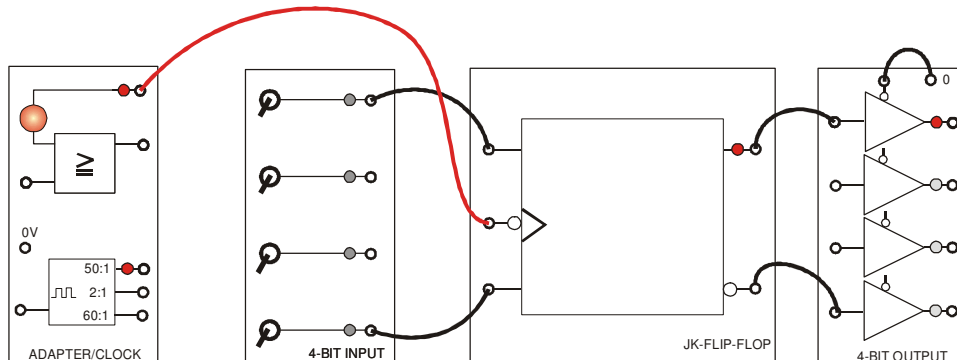


(b₂) Transferul paralel.

Se realizează circuitul din figură, care conține un registru de deplasare conectat astfel încât în el să fie introdusă o informație pe patru biți în cel mai scurt timp (toți biții informaționali sunt înscriși simultan). Pentru aceasta se conectează fiecare linie de intrare, reprezentând informația pe patru biți, la intrările corespunzătoare ale registrului. Pentru ca funcționarea în regim paralel să fie corectă borna M se lasă neconectată exterior. Se conectează intrarea de semnal de tact a registrului la generatorul manual de semnale de nivel logic „0” sau „1”. Se generează o informație pe patru biți folosind comutatoarele de nivel logic. Se generează un singur semnal de tact și se observă stările ieșirilor registrului. Se notează și se comentează cele observate.



(c) Circuitul basculant bistabil JK.

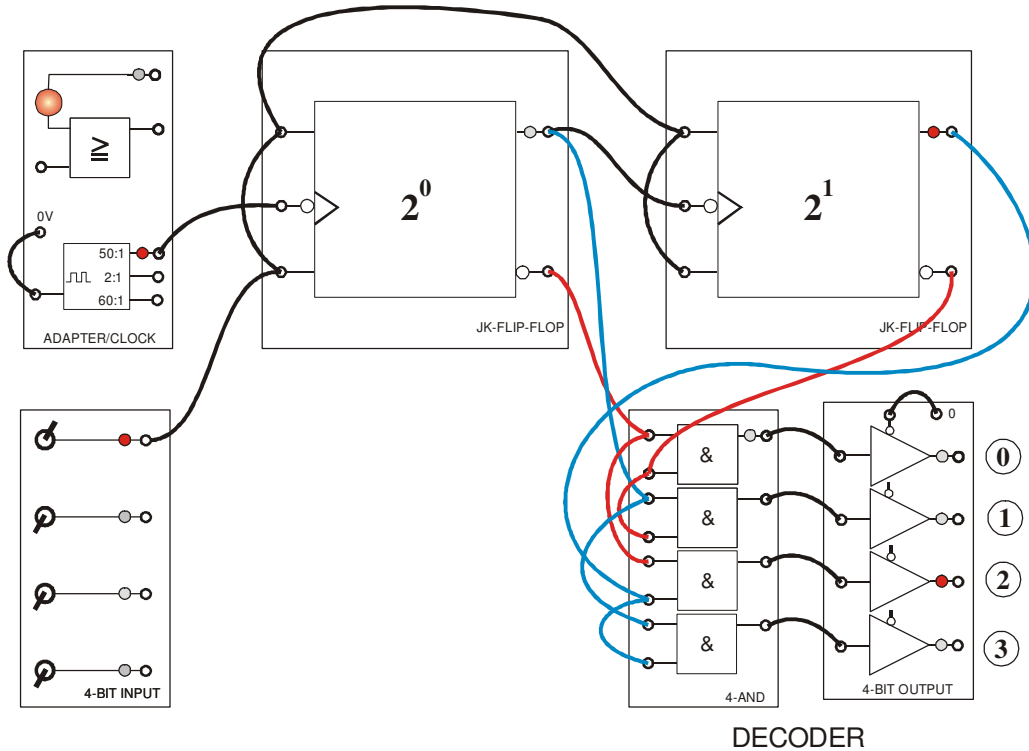


După realizarea circuitului din figură se construiește tabelul de adevăr al circuitului basculant bistabil și se formulează propozițiile logice care să îi descrie într-un mod cât mai corect funcționarea.

(d) Numărătorul asincron. Decodarea informației.

Pentru simplitate, folosind doar două CBB-JK și patru porți ȘI se construiește un numărător binar pe doi biți (MOD-4), precum și circuitul de decodare a informației binare. Acesta din urmă este succedat de un buffer de ieșire cu patru leduri pentru a observa mai lesnicios stările logice de la ieșirea circuitului de decodare. Se conectează ieșirea de 1 Hz a generatorului de semnal periodic la intrarea de tact a primului CBB. Se observă evoluția în timp a stărilor logice de la ieșirile numărătorului și de la cele ale decodatorului și se face corelarea dintre ele. Dacă doriți puteți genera manual impulsurile de intrare și observarea se poate face mai lesnicios.

NUMĂRĂTOR ASINCRON MOD-4



(e) Conectarea în cascadă a numărătoarelor.

Se conectează în cascadă (serie) două numărătoare MOD-16, conectând ieșirea ultimului CBB a primului numărător la intrarea de numărare a celui de al doilea. Ieșirile fiecărui numărător sunt conectate la intrările corespunzătoare ale câte unui display cu un digit pentru a observa mai bine succesiunea de numărare și corespondența dintre reprezentările binară și respectiv zecimală. Se conectează ieșirea de 1 Hz a generatorului de semnal periodic la intrarea de numărare a primului numărător. Se observă evoluția în timp a stărilor ieșirilor celor două numărătoare și se concluzionează.

